

200LP7383

B5

(19)



Europäisches Patentamt

European Patent Office

Office européen des brevets



(11)

EP 1 209 477 A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:
29.05.2002 Patentblatt 2002/22

(51) Int Cl. 7: G01R 31/28

(21) Anmeldenummer: 01119846.2

(22) Anmeldetag: 16.08.2001

(84) Benannte Vertragsstaaten:
**AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE TR**
Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

(30) Priorität: 27.09.2000 DE 10047907

(71) Anmelder: **SIEMENS AKTIENGESELLSCHAFT
80333 München (DE)**(72) Erfinder: **Murr, Robert
93092 Barbing (DE)**

(54) Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungsselement

(57) Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungsselement (S1, S2, S3, S4), mit einem Signaleingang (IN) zur Aufnahme eines den Zustand des Betätigungselements (S1, S2, S3, S4) wiedergebenden Eingangssignals, einem Signalausgang (OUT) zur Abgabe eines den Zustand des Betätigungselements (S1, S2, S3, S4) wiedergebenden Ausgangssignals, einem Steuerausgang zur Abgabe eines Aktivierungssignals (WAKE-UP-SIGNAL) für eine Auswertungseinheit (μ C), um die Auswertungseinheit (μ C) von einem inaktiven

Betriebszustand in einen aktiven Betriebszustand zu versetzen, sowie einer eingangsseitig mit dem Signaleingang (IN) und ausgangsseitig mit dem Steuerausgang verbundenen Steuereinheit (C1, D1, R6) zur Erzeugung des Aktivierungssignals (WAKE-UP-SIGNAL) in Abhängigkeit von dem Eingangssignal, wobei das an dem Signaleingang (IN) anliegende Eingangssignal ein analoges Signal ist, wobei die Steuereinheit das Aktivierungssignal (WAKE-UP-SIGNAL) für die Auswertungseinheit (μ C) erzeugt, wenn das Eingangssignal innerhalb eines vorgegebenen Wertebereichs liegt.

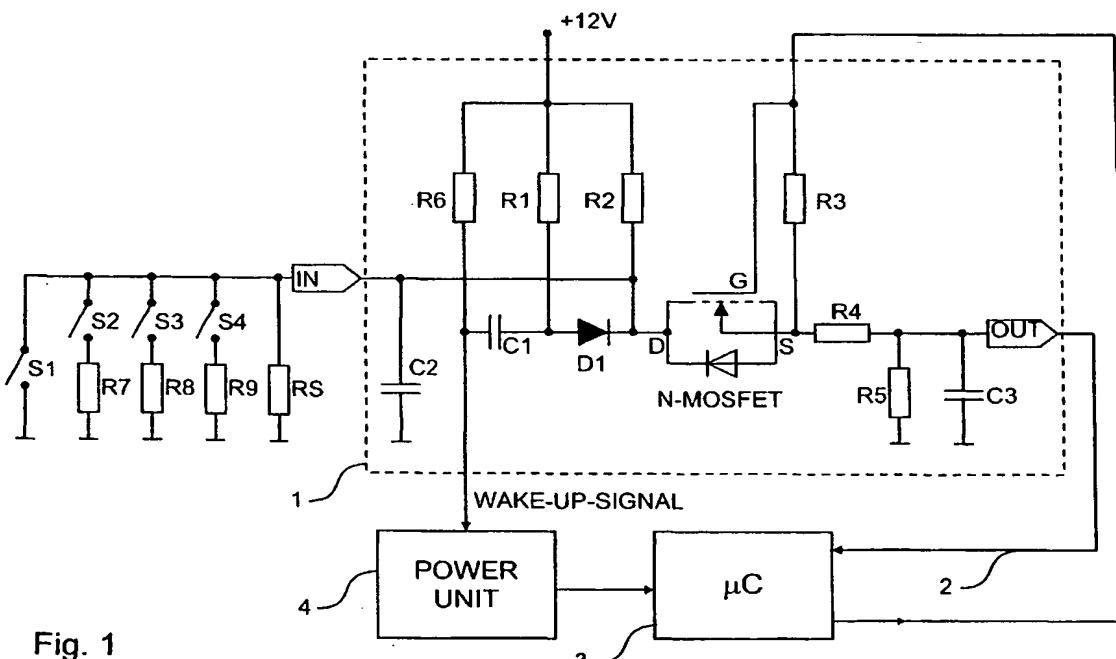


Fig. 1

EP 1 209 477 A2

BEST AVAILABLE COPY

Beschreibung

[0001] Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungslement

[0002] Die Erfindung betrifft eine Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungslement, insbesondere zur Erfassung einer Betätigung von Schaltelementen in einem Kraftfahrzeug, gemäß dem Oberbegriff des Anspruchs 1.

[0003] Bei modernen Kraftfahrzeugen erfolgt die Steuerung elektrischer Verbraucher, wie beispielsweise der Innenraumbeleuchtung, durch einen Mikroprozessor in Abhängigkeit von dem Schaltzustand mehrerer Schaltelemente wie beispielweise Türkontaktschalter, Kofferraumverschlusschalter und Zündschlossschalter. Nachteilig hieran ist, dass der Mikroprozessor bei der Überprüfung des Schaltzustandes der einzelnen Schaltelemente Strom verbraucht, was insbesondere bei längeren Standzeiten des Kraftfahrzeugs zu einer erheblichen Belastung der Fahrzeughbatterie führt.

[0004] Zur Lösung dieses Problems ist aus der deutschen Patentschrift DE 44 14 734 C2 eine Schaltungsanordnung bekannt, welche die Schaltelemente überwacht und den Mikroprozessor lediglich im Falle einer Betätigung eines der Schaltelemente in einen aktiven Betriebszustand schaltet, wohingegen der Mikroprozessor ansonsten in einem sog. Stand-By-Modus mit geringem Stromverbrauch betrieben wird. Hierdurch wird der Stromverbrauch des Mikroprozessors während der Standzeiten des Kraftfahrzeugs wesentlich verringert. Die Überwachung des Schaltzustandes der einzelnen Schaltelemente erfolgt hierbei, indem diese jeweils über Vorwiderstände mit getakteten Spannungsimpulsen beaufschlagt werden, wobei eine Spannungsmesseinheit die über den einzelnen Schaltelementen abfallende Spannung misst, welche den Schaltzustand des jeweiligen Schaltelementes wiedergibt. So wird das elektrische Potential am Eingang der Spannungsmesseinheit beim Durchschalten eines der Schaltelemente auf Masse gezogen, wohingegen das elektrische Potential am Eingang der Spannungsmesseinheit bei geöffneten Schaltelementen der Versorgungsspannung entspricht. Die bekannte Schaltungsanordnung ermöglicht also eine stromsparende Abfrage digitaler Schaltelemente mit zwei Schaltzuständen.

[0005] Nachteilig an der vorstehend beschriebenen bekannten Schaltungsanordnung ist die Tatsache, dass an dem Signalausgang auch dann ein den Zustand der Schaltelemente wiedergebendes Ausgangssignal erzeugt wird, wenn überhaupt kein Schaltelement betätigt wird und demzufolge auch kein Ausgangssignal erforderlich ist, das den Zustand der Schaltelemente wieder gibt. Die bekannte Schaltungsanordnung ist also während der getakteten Spannungsimpulse stets in einem aktiven Betriebszustand, wodurch unnötig elektrische Energie verbraucht wird.

[0006] Aus DE 33 12 153 A1 ist eine Schaltungsanordnung zur Abfrage von mehreren Tastschaltern bekannt, die eine Auswertungseinheit aufweist, wobei die Auswertungseinheit von einem inaktiven stromsparenden Betriebszustand in einen aktiven Betriebszustand versetzt werden kann. Hierzu weist die bekannte Schaltungsanordnung eine Steuereinheit auf, die bei der Betätigung eines der Tastschalter die Betriebsspannung für die Auswertungseinheit einschaltet, so dass die Auswertungseinheit die Schaltzustände der einzelnen Tastschalter auswerten kann. Nachteilig hieran ist, dass vor der Aktivierung der Auswertungseinheit zunächst die gesamte Spannungsversorgung hochgefahren werden muß, so dass die Aktivierung der Auswertungseinheit nur mit einer bestimmten Zeitverzögerung möglich ist.

[0007] Schließlich ist aus der älteren, nach veröffentlichten Druckschrift DE 199 17 819 A1 eine Schaltungsanordnung zum Erfassen von Schaltzuständen von Schaltern zur Aktivierung einer Kraftfahrzeugelektronik bekannt, wobei die Schaltungsanordnung ein Wake-Up-Signal erzeugt, wenn wenigstens ein Schalter von einem ersten definierten Schaltzustand in einen zweiten definierten Schaltzustand übergeht, wobei die Schaltungsanordnung so ausgebildet ist, dass sie das Wake-Up-Signal auch bei einem Übergang des zweiten Schaltzustandes in den ersten Schaltzustand erzeugt.

[0008] Der Erfindung liegt die Aufgabe zugrunde, die eingangs beschriebenen bekannten Schaltungsanordnungen dahingehend zu verbessern, dass der elektrische Energieverbrauch minimal ist und trotzdem eine schnelle Aktivierung der Auswertungseinheit möglich ist.

[0009] Die Aufgabe wird, ausgehend von der eingangs beschriebenen bekannten Schaltungsanordnung gemäß dem Oberbegriff des Anspruchs 1, durch die kennzeichnenden Merkmale des Anspruchs 1 gelöst.

[0010] Die Erfindung umfasst die allgemeine technische Lehre, zur Abfrage der Betätigungslemente keinen Diskriminator mit einem vorgegebenen Schwellenwert einzusetzen, sondern vielmehr eine Schaltung vorzusehen, die gegenüber Bauteilschwankungen des Durchlass- bzw. Sperrwiderstands der Betätigungslemente unempfindlich sind.

[0011] Vorzugsweise sind an dem Signaleingang der erfindungsgemäßen Schaltungsanordnung mehrere Schaltelemente parallel angeschlossen, die jeweils unterschiedliche Sperr- bzw. Durchlasswiderstände aufweisen.

[0012] In der bevorzugten Ausführungsform der Erfindung ist der Signaleingang der erfindungsgemäßen Schaltungsanordnung über einen Spannungsteiler mit dem Signalausgang der Schaltungsanordnung verbunden, um ausgangsseitig ebenfalls ein analoges Signal ausgeben zu können.

[0013] Erfindungsgemäß ist hierbei zwischen dem Signaleingang und dem Signalausgang ein steuerbares Schaltelement angeordnet, das in Abhängigkeit von sei-

nem Schaltzustand wahlweise einen aktiven Betriebszustand oder einen inaktiven Betriebszustand der Schaltungsanordnung ermöglicht, wobei das den Zustand des Betätigungselements wiedergebende Ausgangssignal nur in dem aktiven Betriebszustand des Schaltelements abgegeben wird. Die erfindungsgemäße Schaltungsanordnung erfasst also eingangsseitig permanent das den Zustand des Betätigungselements wiedergebende Eingangssignal, um eine separate Auswertungseinheit bei einer Aktivierung des Betätigungselements in einen aktiven Betriebszustand versetzen zu können. Die Auswertungseinheit besteht beispielsweise aus einem Mikroprozessor bzw. einer zugehörigen Stromversorgung, wobei die Auswertungseinheit bei einer Aktivierung auch die erfindungsgemäße Schaltungsanordnung aktiviert, in dem der Steuereingang des zwischen dem Signaleingang und dem Signalaustrag angeordneten Schaltelementes entsprechend angesteuert wird.

[0014] Bei dem steuerbaren Schaltelement der erfindungsgemäßen Schaltungsanordnung handelt es sich vorzugsweise um einen Transistor, der beispielsweise als N-Kanal MOSFET ausgeführt sein kann.

[0015] In der bevorzugten Ausführungsform der Erfindung ist der Durchgangswiderstand des steuerbaren Schaltelementes der Schaltungsanordnung im aktivierte Betriebszustand $\square 1 \Omega$, um das Ausgangssignal möglichst wenig zu verfälschen. In diesem Fall fließen Ströme von bis zu 20 mA über den N-MOSFET, was einen noch akzeptablen Spannungsabfall von bis zu 20 mV erzeugt. Ein größerer Durchgangswiderstand des N-MOSFETS würde einen zusätzlichen Fehler bei der Spannungsmessung verursachen.

[0016] Andere vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen gekennzeichnet oder werden nachstehend zusammen mit der Beschreibung des bevorzugten Ausführungsbeispiels anhand der Figur näher erläutert. Es zeigt:

Figur 1 die erfindungsgemäße Schaltungsanordnung als Blockschaltbild.

[0017] Das in Figur 1 dargestellte bevorzugte Ausführungsbeispiel einer erfindungsgemäßen Schaltungsanordnung 1 ermöglicht die Abfrage von mehreren Schaltelementen S1-S4, die im durchgeschalteten Zustand unterschiedliche Innenwiderstände R7=100 Ω , R8=270 Ω , R9=820 Ω aufweisen. Hierzu verfügt die Schaltungsanordnung 1 über einen Signaleingang IN, an dem die Schaltelemente S1-S4 parallel angeschlossen sind. Darüber hinaus ist der Signaleingang IN auch noch über einen Widerstand RS=5 k Ω mit Masse verbunden, wobei der Widerstand RS parasitäre Strompfade berücksichtigt.

[0018] Eingangsseitig weist die Schaltungsanordnung 1 einen Pufferkondensator C2=10 nF auf, der den Signaleingang mit Masse verbindet und Schaltspitzen glättet.

[0019] Darüber hinaus weist die erfindungsgemäße Schaltungsanordnung 1 einen Signalausgang OUT auf, der über eine Signalleitung 2 mit einem Mikroprozessor 3 verbunden ist, um das an dem Signaleingang IN der Schaltungsanordnung 1 anliegende analoge Eingangssignal dem Mikroprozessor 3 zur Auswertung zuzuführen.

[0020] Der Mikroprozessor 3 kann hierbei in einem stromsparenden inaktiven Betriebszustand und in einem aktiven Betriebszustand betrieben werden, der durch eine Stromversorgungseinheit 4 vorgegeben wird, wobei die Stromversorgungseinheit 4 wiederum von der Schaltungsanordnung 1 durch ein Aktivierungssignal (Wake-Up-Signal) angesteuert wird. Die Schaltungsanordnung 1 erfasst also den Schaltzustand der Schaltelemente S1-S4 und gibt bei einer Betätigung eines der Schaltelemente S1-S4 ein Aktivierungssignal an die Stromversorgungseinheit 4, die den Mikroprozessor 3 daraufhin in den aktiven Betriebszustand versetzt, was eine Abfrage und Auswertung des an dem Signalausgang OUT der Schaltungsanordnung 1 erscheinenden analogen Ausgangssignals ermöglicht.

[0021] Die Schaltungsanordnung 1 gibt das analoge Ausgangssignal jedoch nur in einem aktiven Betriebszustand aus, wohingegen in einem inaktiven Betriebszustand der Schaltungsanordnung 1 ausschließlich eine Änderungsabfrage der Schaltelemente S1-S4 erfolgt. Der Mikroprozessor 3 versetzt die Schaltungsanordnung 1 deshalb nach seiner Aktivierung ebenfalls in den aktiven Betriebszustand, damit am Signalausgang OUT der Schaltungsanordnung das analoge Ausgangssignal erscheint. Im folgenden wird nun der Aufbau der Schaltungsanordnung 1 beschrieben, um anschließend unter Bezugnahme auf die Beschreibung des strukturellen Aufbaus der Schaltungsanordnung 1 deren Funktionsweise zu erläutern.

[0022] Der Signaleingang IN ist über einen N-Kanal MOSFET und einen aus zwei ohmschen Widerständen R4=75 k Ω und R5=33 k Ω bestehenden Spannungsteiler mit dem Signalausgang verbunden, wobei der N-Kanal MOSFET im aktiven Betriebszustand der Schaltungsanordnung 1 durchschaltet, wohingegen der N-Kanal MOSFET im inaktiven Betriebszustand der Schaltungsanordnung 1 sperrt.

[0023] Der Signalausgang OUT der Schaltungsanordnung 1 ist über einen Pufferkondensator C3=1 nF mit Masse verbunden, um das Ausgangssignal zu glätten.

[0024] Der Drain-Anschluss des N-Kanal MOSFETs ist über eine Reihenschaltung aus einer Diode D1 vom Typ BAV70, einem Kondensator C1=100 nF und einem Widerstand R6=10 k Ω mit einer Versorgungsspannung von +12 V verbunden. Weiterhin ist zwischen dem Widerstand R6 und dem Kondensator C1 ein Spannungsabgriff vorgesehen, der einen Steuerausgang zur Abgabe des Aktivierungssignals für den Mikroprozessor bildet.

[0025] Darüber hinaus ist der Drain-Anschluss des N-Kanal MOSFETs über einen Widerstand R2=80 k Ω

mit der Versorgungsspannung von +12 V verbunden. Der Widerstand R2 hält die Spannung an dem Signaleingang IN kontinuierlich auf dem Spannungspegel der Versorgungsspannung von +12 V, solange die Schaltelemente S1-S4 geöffnet sind.

[0026] Ferner ist zwischen der Diode D1 und dem Kondensator C1 noch ein Spannungsabgriff vorgesehen, der über einen Widerstand R1=100 kΩ mit der Versorgungsspannung von +12 V verbunden ist. Der Widerstand R1 ermöglicht eine Entladung des Kondensators C1 nach einem Wake-Up-Ereignis.

[0027] Die Ansteuerung des N-Kanal MOSFETs erfolgt durch den Mikroprozessor 3, der hierzu indirekt mit dem Gate-Anschluss G des N-Kanal MOSFETs verbunden ist. Darüber hinaus ist der Gate-Anschluss G noch über einen Widerstand R3=620 Ω mit dem Source-Anschluss des N-Kanal MOSFETs verbunden.

[0028] Im folgenden wird nun unter Bezugnahme auf die vorstehende Beschreibung des schaltungstechnischen Aufbaus der Schaltungsanordnung 1 die Funktionsweise der Schaltungsanordnung 1 beschrieben.

[0029] Im inaktiven Zustand der Schaltungsanordnung 1 wird das an dem Signaleingang IN anliegende analoge Eingangssignal nicht auf den Signalausgang OUT durchgeführt, sondern lediglich abgefragt, um die Betätigung eines der Schaltelemente S1-S4 zu erkennen und den Mikroprozessor 3 daraufhin in den aktiven Betriebszustand versetzen zu können. In dem inaktiven Betriebszustand der Schaltungsanordnung 1 sorgt der Widerstand R2 dafür, dass an dem Signaleingang IN der Schaltungsanordnung 1 im wesentlichen die Versorgungsspannung von +12 V anliegt, solange die Schaltelemente S1-S4 geöffnet sind. Beim Schließen eines der Schaltelemente S1-S4 fließt dagegen ein Strom von der Versorgungsspannung +12 V über den Widerstand R6, den Kondensator C1, die Diode D1, den Signaleingang IN und das durchgeschaltete Schaltelement S1, S2, S3 bzw. S4 gegen Masse. Dieser Strom führt zu einem Aufladen des Kondensators C1, was sich an dem Steuerausgang der Schaltungsanordnung als Spannungsimpuls äußert und zu einer Aktivierung der Stromversorgungseinheit 4 bzw. des Mikroprozessors 3 führt. Der Mikroprozessor gibt daraufhin alle 10 ms einen Spannungsimpuls mit einer Dauer von 500 µs und einer Amplitude von +12 V an den Gate-Anschluss des N-Kanal MOSFETs, der daraufhin durchschaltet, so dass der Signaleingang IN der Schaltungsanordnung 1 niedrig mit dem Spannungsteiler R4, R5 verbunden wird. An dem Signalausgang OUT der Schaltungsanordnung 1 erscheint dann ein den Zustand des Schaltelementes S1, S2, S3 bzw. S4 wiedergebendes analoges Ausgangssignal, das von dem Mikroprozessor 3 ausgewertet werden kann.

[0030] Im durchgeschalteten Zustand ist der Durchgangswiderstand des N-Kanal MOSFETs zwischen dem Source-Anschluss und dem Drain-Anschluss □ 1 Ω, um das analoge Ausgangssignal möglichst wenig zu verfälschen. In diesem Fall fließen Ströme von bis zu

20 mA über den Widerstand R3 und den MOSFET, die zu einem Spannungsabfall über dem MOSFET von bis zu 20 mV führen. Ein größerer Durchlasswiderstand des MOSFETs würde zusätzliche Fehler bei der Spannungsmessung verursachen.

[0031] Die Erfindung ist nicht auf das vorstehend beschriebene bevorzugte Ausführungsbeispiel beschränkt. Vielmehr ist eine Vielzahl von Varianten und Abwandlungen denkbar, die von dem Erfindungsgedanken Gebrauch machen und deshalb ebenfalls in den Schutzbereich fallen.

Patentansprüche

1. Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungsselement (S1, S2, S3, S4), mit
15 einem Signaleingang (IN) zur Aufnahme eines den Zustand des Betätigungsselements (S1, S2, S3, S4) wiedergebenden Eingangssignals,
20 einem Signalausgang (OUT) zur Abgabe eines den Zustand des Betätigungsselements (S1, S2, S3, S4) wiedergebenden Ausgangssignals,
25 einem Steuerausgang zur Abgabe eines Aktivierungssignals (WAKE-UP-SIGNAL) für eine Auswertungseinheit (µC), um die Auswertungseinheit (µC) von einem inaktiven Betriebszustand in einen aktiven Betriebszustand zu versetzen, sowie
30 einem eingangsseitig mit dem Signaleingang (IN) und ausgangsseitig mit dem Steuerausgang verbundenen Steuereinheit (C1, D1, R6) zur Erzeugung des Aktivierungssignals (WAKE-UP-SIGNAL) in Abhängigkeit von dem Eingangssignal,
35 wobei das an dem Signaleingang (IN) anliegende Eingangssignal ein analoges Signal ist, wobei die Steuereinheit das Aktivierungssignal (WAKE-UP-SIGNAL) für die Auswertungseinheit (µC) erzeugt, wenn das Eingangssignal innerhalb eines vorgegebenen Wertebereichs liegt,
40 dadurch gekennzeichnet,
45 daß zwischen dem Signaleingang (IN) und dem Signalausgang (OUT) ein steuerbares Schaltelement (N-MOSFET) angeordnet ist, das in Abhängigkeit von seinem Schaltzustand wahlweise einen aktiven Betriebszustand oder einen inaktiven Betriebszustand der Schaltungsanordnung ermöglicht, wobei das den Zustand des Betätigungsselements (S1, S2, S3, S4) wiedergebende Ausgangssignal nur in dem aktiven Betriebszustand des Schaltelements (N-MOSFET) abgegeben wird.
50
55

2. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
daß an dem Signaleingang (IN) mehrere Schaltelemente (S1, S2, S3, S4) angeschlossen sind, die im durchgeschalteten Zustand unterschiedliche Durchgangswiderstände aufweisen. 5
3. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß der Signaleingang (IN) über einen Spannungssteiler (R4, R5) mit dem Signalausgang (OUT) verbunden ist. 10
4. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß das steuerbare Schaltelement (N-MOSFET) einen Steuereingang aufweist, der mit der Auswertungseinheit (μ C) verbunden ist, um die Schaltungsanordnung bei einer Aktivierung der Auswertungseinheit (μ C) ebenfalls in den aktiven Betriebszustand zu versetzen. 15
5. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß das Schaltelement (N-MOSFET) ein Transistor ist. 20
6. Schaltungsanordnung nach Anspruch 5,
dadurch gekennzeichnet,
daß das Schaltelement (N-MOSFET) ein MOSFET-Transistor ist. 25
7. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß der Widerstand des Schaltelements im aktiven Betriebszustand kleiner als 1 Ohm ist, um das Ausgangssignal möglichst wenig zu verfälschen. 30
8. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß der Signaleingang (IN) über einen Widerstand (R2) mit einer Spannungsquelle verbunden ist, um den Signaleingang (IN) im inaktiven Betriebszustand des Schaltelements (N-MOSFET) im wesentlichen auf dem vorgegebenen Spannungspegel der Spannungsquelle zu halten. 35
9. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß der Signaleingang (IN) über eine Reihenschaltung aus einer Diode und einem Kondensator und 40
- 5
- einem Widerstand mit einer Spannungsquelle verbunden, wobei die Reihenschaltung einen mit dem Steuerausgang verbundenen Spannungsabgriff aufweist.
10. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß der Signaleingang (IN) über einen Pufferkondensator (C2) mit Masse verbunden ist. 45
11. Schaltungsanordnung nach mindestens einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
daß der Signalausgang (OUT) über einen Pufferkondensator (C3) mit Masse verbunden ist. 50
- 55

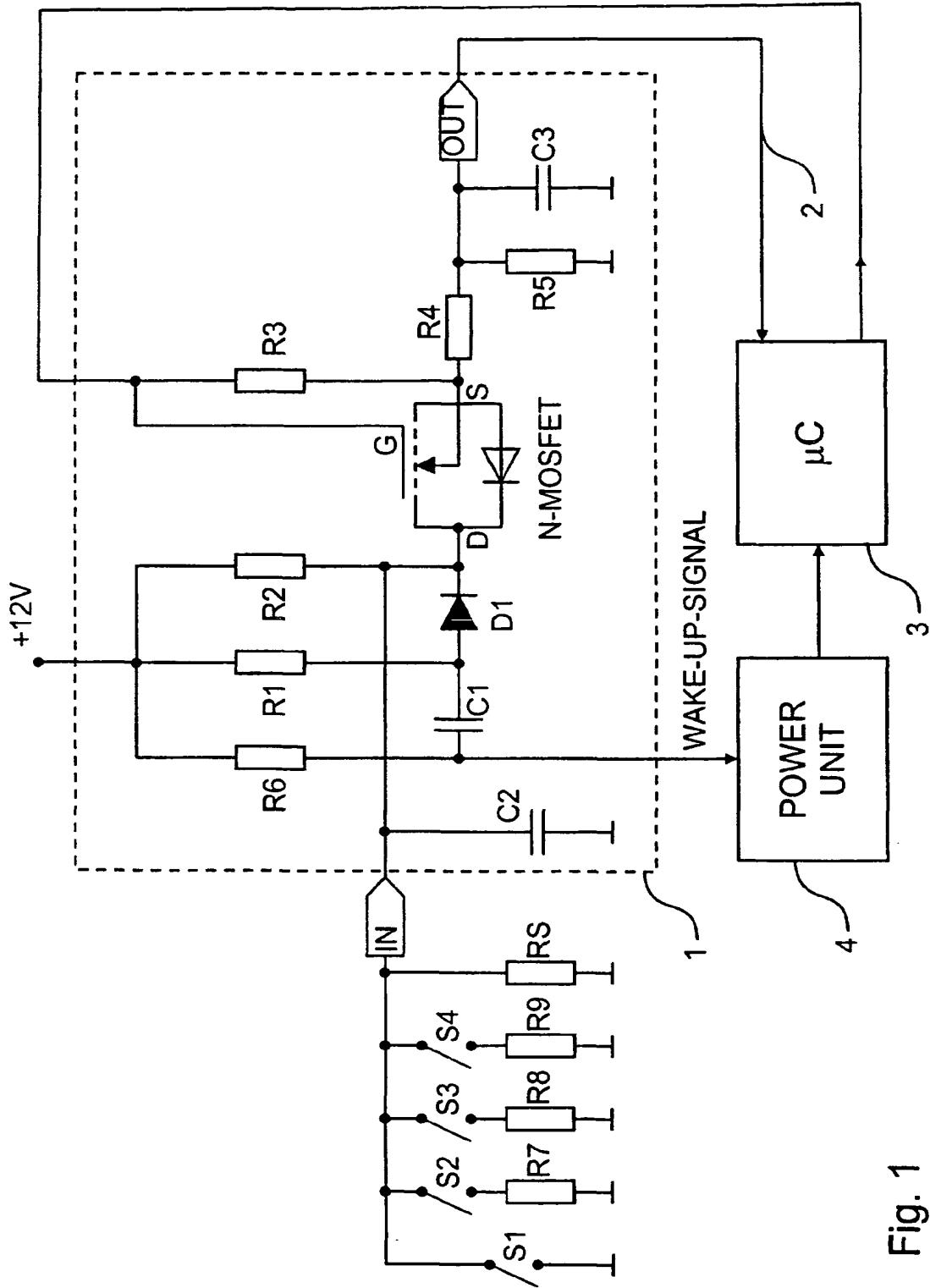


Fig. 1

BEST AVAILABLE COPY

(19)



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11)

EP 1 209 477 A3

(12)

EUROPÄISCHE PATENTANMELDUNG

(88) Veröffentlichungstag A3:
15.12.2004 Patentblatt 2004/51

(51) Int Cl. 7: G01R 31/28, H03K 17/18,
G08B 26/00, H02J 13/00

(43) Veröffentlichungstag A2:
29.05.2002 Patentblatt 2002/22

(21) Anmeldenummer: 01119846.2

(22) Anmeldetag: 16.08.2001

(84) Benannte Vertragsstaaten:
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE TR

Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

(30) Priorität: 27.09.2000 DE 10047907

(71) Anmelder: SIEMENS AKTIENGESELLSCHAFT
80333 München (DE)

(72) Erfinder: Murr, Robert
93092 Barbing (DE)

(54) Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungsselement

(57) Schaltungsanordnung zur Erfassung des Zustandes von mindestens einem elektrischen Betätigungsselement (S1, S2, S3, S4), mit einem Signaleingang (IN) zur Aufnahme eines den Zustand des Betätigungselements (S1, S2, S3, S4) wiedergebenden Eingangssignals, einem Signalaustrag (OUT) zur Abgabe eines den Zustand des Betätigungselements (S1, S2, S3, S4) wiedergebenden Ausgangssignals, einem Steuerausgang zur Abgabe eines Aktivierungssignals (WAKE-UP-SIGNAL) für eine Auswertungseinheit (μ C), um die Auswertungseinheit (μ C) von einem inaktiven

Betriebszustand in einen aktiven Betriebszustand zu versetzen, sowie einer eingangsseitig mit dem Signaleingang (IN) und ausgangsseitig mit dem Steuerausgang verbundenen Steuereinheit (C1, D1, R6) zur Erzeugung des Aktivierungssignals (WAKE-UP-SIGNAL) in Abhängigkeit von dem Eingangssignal, wobei das an dem Signaleingang (IN) anliegende Eingangssignal ein analoges Signal ist, wobei die Steuereinheit das Aktivierungssignal (WAKE-UP-SIGNAL) für die Auswertungseinheit (μ C) erzeugt, wenn das Eingangssignal innerhalb eines vorgegebenen Wertebereichs liegt.

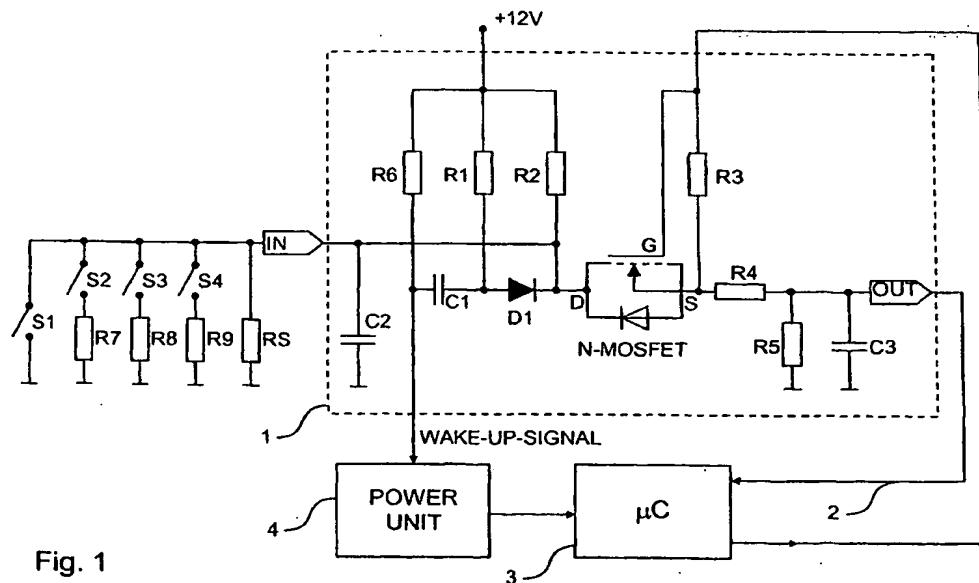


Fig. 1

EP 1 209 477 A3



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 01 11 9846

EINSCHLÄGIGE DOKUMENTE									
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Bereift Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.7)						
Y	US 5 883 446 A (YUTH LOTH SIRI) 16. März 1999 (1999-03-16) * Spalte 5, Zeile 33 - Spalte 6, Zeile 8; Abbildung 2 * * Spalte 6, Zeile 11 * * Spalte 6, Zeilen 15-19 * * Spalte 1, Zeilen 55-61 * * Abbildung 2 * * Abbildung 3 * * Abbildungen 2,3 *	1 2 3-7 8-11	G01R31/28 H03K17/18 G08B26/00 H02J13/00						
Y	DE 196 04 042 C (SIEMENS AG) 10. April 1997 (1997-04-10) * Abbildung 1 *	6,7							
A	US 4 965 550 A (WROBLEWSKI THOMAS R) 23. Oktober 1990 (1990-10-23) * Spalte 1, Zeilen 35-41; Abbildungen 1,2 * Spalte 7, Zeile 57 - Spalte 8, Zeile 35	1-11	RECHERCHIERTE SACHGEBiete (Int.Cl.7) H03K G08B						
<p>Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt</p> <table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 33%;">Recherchenort</td> <td style="width: 33%;">Abschlußdatum der Recherche</td> <td style="width: 34%;">Prüfer</td> </tr> <tr> <td>München</td> <td>20. Oktober 2004</td> <td>Kanelis, K</td> </tr> </table> <p>KATEGORIE DER GENANNTEN DOKUMENTE</p> <p>X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur</p> <p>T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmelde datum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument</p>				Recherchenort	Abschlußdatum der Recherche	Prüfer	München	20. Oktober 2004	Kanelis, K
Recherchenort	Abschlußdatum der Recherche	Prüfer							
München	20. Oktober 2004	Kanelis, K							

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT
ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 01 11 9846

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentdokumente angegeben.

Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
Diese Angaben dienen nur zur Orientierung und erfolgen ohne Gewähr.

20-10-2004

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung		Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
US 5883446	A	16-03-1999	FR CN DE DE EP ES JP	2750547 A1 1175718 A 69718248 D1 69718248 T2 0817382 A1 2192253 T3 10105294 A		02-01-1998 11-03-1998 13-02-2003 28-08-2003 07-01-1998 01-10-2003 24-04-1998
US 5898238	A	27-04-1999	DE GB	19900118 A1 2333192 A ,B		12-08-1999 14-07-1999
DE 19604042	C	10-04-1997	DE	19604042 C1		10-04-1997
US 4965550	A	23-10-1990	KEINE			

EPOFORM FR04/1

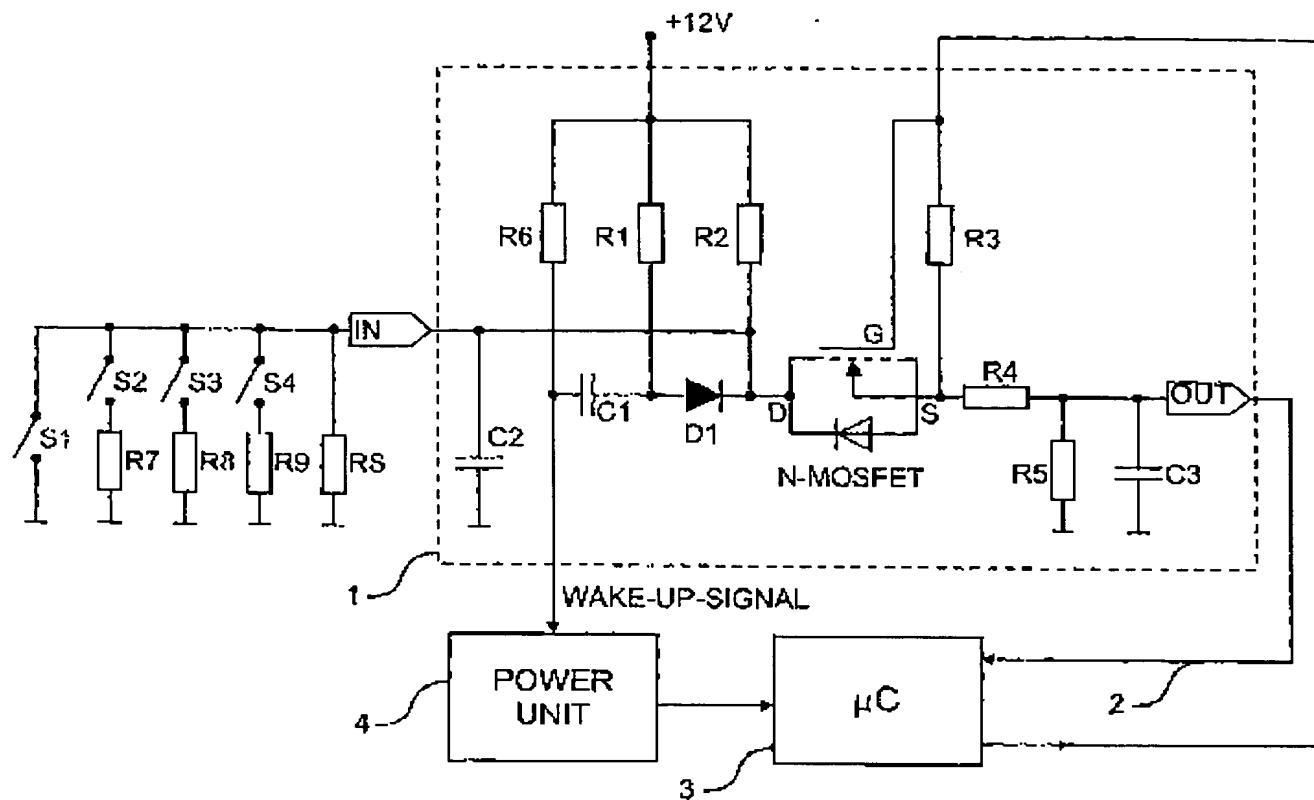
Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82

THIS PAGE BLANK (USPTO)

AN: PAT 2002-499283
TI: Switching element condition detecting circuit in motor vehicle, detects switching condition of MOSFETs, based on which operating state of circuit is changed and output signal is emitted
PN: US2002050841-A1
PD: 02.05.2002
AB: NOVELTY - The N-channel MOSFETs (S1-S4) connected to a signal input (IN) has different contact resistances (R7-R9,R5) in a switched-on state. The MOSFETs change the active/inactive operating state of the circuit based on its switching condition. A signal output (OUT) emits an output signal, when the MOSFETs are in the active operating state.; USE - For detecting operation state of switching elements e.g. door contact switch, trunk closure switch, ignition lock switch, etc., to control electrical load like interior lighting in motor vehicle.
ADVANTAGE - Since the output signal is emitted only during active operating state of MOSFET, power consumption is reduced and the evaluation unit cannot be activated rapidly.
DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of the detecting circuit. Signal input IN Signal output OUT Contact resistances R5,R7-R9 N-channel MOSFETs S1-S4
PA: (MURR/) MURR R; (SIEI) SIEMENS AG;
IN: MURR R;
FA: US2002050841-A1 02.05.2002; US6469545-B2 22.10.2002;
DE10047907-C1 06.06.2002; EP1209477-A2 29.05.2002;
CO: AL; AT; BE; CH; CY; DE; DK; EP; ES; FI; FR; GB; GR; IE; IT;
LI; LT; LU; LV; MC; MK; NL; PT; RO; SE; SI; TR; US;
DR: AL; AT; BE; CH; CY; DE; DK; ES; FI; FR; GB; GR; IE; IT; LI;
LT; LU; LV; MC; MK; NL; PT; RO; SE; SI; TR;
IC: B60R-016/02; E05B-065/12; G01R-031/28; H02J-013/00;
H03K-005/19;
MC: U12-D02A; U12-Q; U21-B01B; U21-B02D; X22-A01A; X22-F04;
X22-N; X22-X05;
DC: U12; U21; X22;
FN: 2002499283.gif
PR: DE1047907 27.09.2000;
FP: 02.05.2002
UP: 12.11.2002

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)



BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)